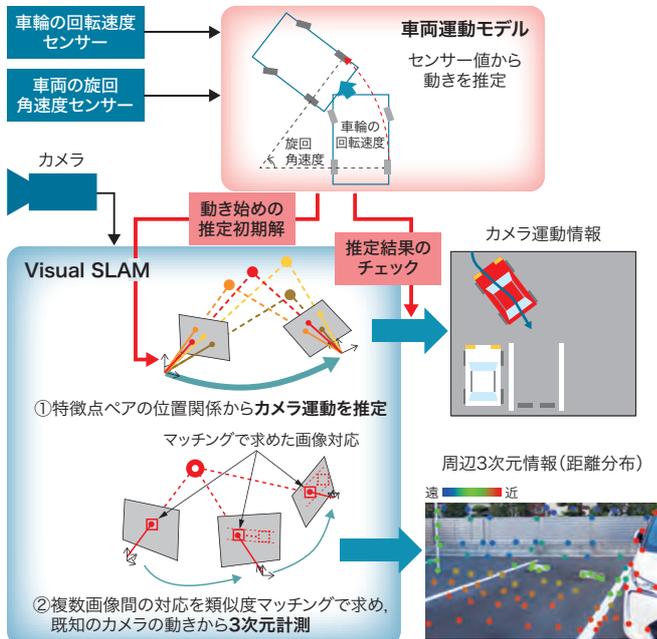
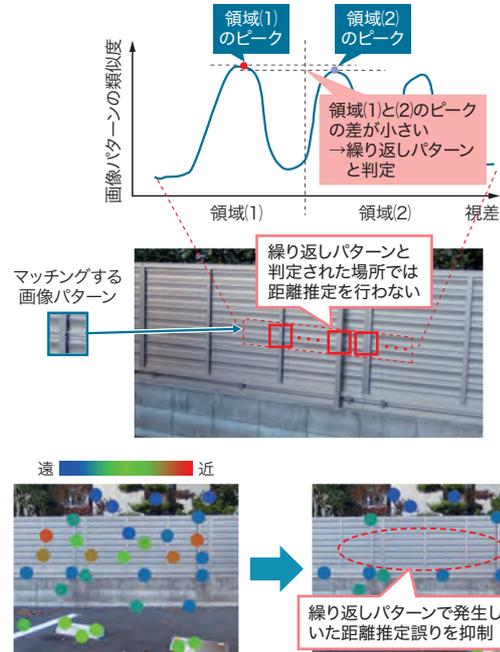


# 超低速走行環境での推定精度を向上させる Visual SLAM 技術



車載センサー情報を利用した Visual SLAM システムの精度向上  
Improvement in accuracy of visual simultaneous localization and mapping (vSLAM) system by means of in-vehicle sensor data



超低速走行における画像類似度分布からの繰り返しパターン検知  
Repeated-pattern detection from similarity distribution in images when travelling at ultralow speed

Visual SLAM (Simultaneous Localization and Mapping) 技術は、カメラで撮影された時系列画像から、カメラ自身の3次元動的な動きや周囲の3次元形状を推定する技術である。高度運転支援システムにおける車両の運動推定や周囲の障害物検出に用いられており、画像認識プロセッサ Visconti4 以降では、単眼カメラ画像の Visual SLAM を高速処理する機能が搭載されている。

今回、駐車時のような超低速走行や急旋回が多い場面での Visual SLAM の精度向上のため、車輪の回転速度や車両の旋回角速度を計測するセンサーとカメラ画像を組み合わせた運動推定手法を新たに開発した。開発した手法は、センサーで計測したデータと車両の運動モデルから動きの予測値を算出する。この値は、動き出し直後の運動推定の初期解や推定結果の妥当性検証に利用している。超低速走行時は、画像の見掛けの動きが小さく、カメラ画像単体では運動推定精度が低下しやすいが、外部センサーを用いた予測値の導入で、精度良く安定した推定が可能になった。

更に、超低速走行時は、画像内に類似した画像パターンが複数かつ連続して現れやすい。Visual SLAM は、画像パターンの類似度マッチングに基づいて3次元計測を行うため、このような繰り返しパターンでは誤った場所にマッチングし、障害物までの距離推定の誤りにつながる。このような距離推定誤りを防止するため、マッチング時の類似度分布から繰り返しパターンの存在を判定する手法を開発した。開発した手法では、繰り返しパターンが検知された領域では3次元計測を行わず、それ以外の領域で距離計測を行う。このように、マッチング失敗による距離推定誤りが起こりやすい場所を避けることで、検出した障害物までの距離推定精度を向上できた。

東芝デバイス&ストレージ(株)

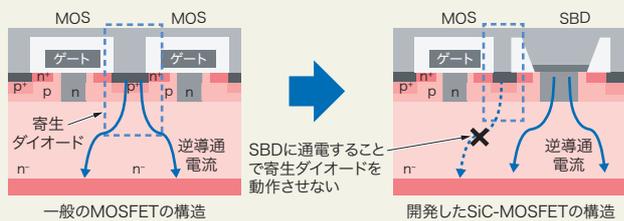
# 第3世代SiC-MOSFETを業界標準パッケージに搭載したSiCモジュール

## SiCモジュールの製品ラインアップ

Lineup of silicon carbide (SiC) module products

品名	絶対最大定格		接続	構造	パッケージ名
	$V_{DS}$ (V)	$I_{DS}$ (A)			
MG600Q2YMS2	1,200	600		SiC-MOS 2in1	E3D
MG400V2YMS2	1,700	400		SiC-MOS 2in1	E3D

$V_{DS}$ : ドレイン-ソース間電圧  $I_{DS}$ : ドレイン-ソース間電流



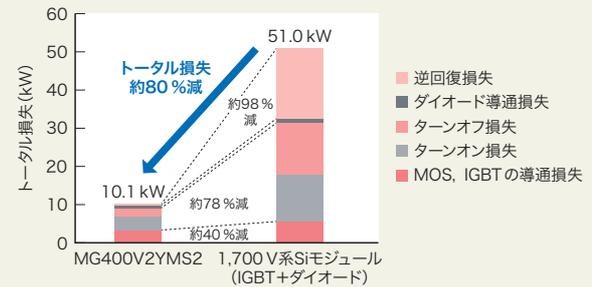
p: p型半導体 n: n型半導体 p+: 不純物濃度の高いp型半導体  
n+: 不純物濃度の高いn型半導体 n-: 不純物濃度の低いn型半導体

一般のMOSFETとオン電圧の増加を抑制したSiC MOSFETの構造  
Structure of SiC metal-oxide-semiconductor field-effect transistor (MOSFET) to suppress increase in on-voltage compared with that of typical MOSFETs

152(幅)×62(奥行き)×20.5(高さ) mm



E3Dパッケージ  
E3D package for SiC modules



素子特性は、150°Cのもので計算。  
動作条件: 回路構成: 2レベル, キャリア一周波数: 7.2 kHz, 出力周波数: 50 Hz  
出力電流: 180.4 Arms, 直流電圧: 1,087.5 V, 変調度: 0.74

トータル損失比較  
Comparison of total power loss of conventional and newly developed 1 700 V-class SiC modules

地球温暖化の防止に向け、パワーエレクトロニクス分野の省電力化が求められている。パワーデバイスは、Si (シリコン) のパワー半導体の性能改善によって省電力化を実現してきたが、性能限界に近づいており、ここ数年はワイドバンドギャップ半導体であるSiC (炭化ケイ素) のパワー半導体が期待されている。

当社は、2013年にSiC SBD (ショットキーバリアダイオード) を製品化し、2014年にはSiのIEGT (Injection Enhanced Gate Transistor) とSiC SBDを一つのパッケージに封止した、SiCハイブリッドモジュールを開発して電鉄用インバーターの省電力化と省スペース化に貢献した。更に、2018年にSiC MOSFET (金属酸化膜半導体型電界効果トランジスター) を製品化し、2020年には第3世代品のSiC MOSFETを搭載した1,200 V系と1,700 V系のSiCモジュールを開発した。SiC MOSFETは、寄生ダイオードに逆導通電流を通電 (バイポーラ動作) させると、基底面転位で積層欠陥が増加し、オン電圧が増加するという特有の現象がある。そこで、SBD領域を設け、逆導通電流が寄生ダイオードを通過しない構造を採用し、オン電圧の増加を抑制した。このSiCモジュールは、業界標準のパッケージ (E3D) に搭載しており、新規採用だけでなく、置き換え需要にも対応できる。1,700 V系SiCモジュールは、従来のSiモジュール (IGBT (絶縁ゲート型バイポーラトランジスター) +ダイオード) に対し、スイッチング損失を約78%、導通損失を約40%、逆回復損失を約98%削減し、トータル損失として約80%の低減となる省電力化と省スペース化に貢献する製品を実現した。

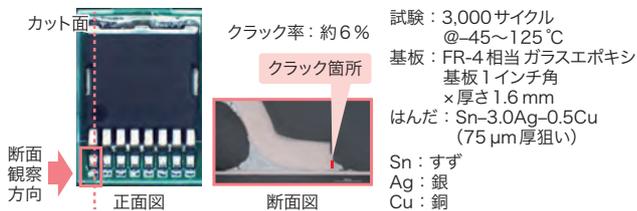
## ■ 車載用大電流・高放熱のTOGLパッケージ

	従来品	新製品*1
パッケージ	TO-220SM(W) 	TOGL 
製品名	TKR74F04PB	XPQR3004PB
$I_D$ (A)	250	400
$P_D$ (W)	375	750
$R_{DS(ON)}$ (mΩ)max	0.74	0.3
$V_{th}$ 幅 (V)	1.0	0.4*2
パッケージサイズ (mm)	10×13×3.5 (実装面積130mm <sup>2</sup> )	9.9×11.8×2.3 (実装面積117mm <sup>2</sup> )

\*1: 暫定スペック \*2:  $V_{th}$ =0.4V幅での梱包(こんぼう)が可能  
 $I_D$ :ドレイン電流  $P_D$ :許容損失  $R_{DS(ON)}$ :ドレイン-ソース間オン抵抗  
 $V_{th}$ :ゲートしきい値電圧

### 従来のTO-220SM(W)パッケージとTOGLパッケージの比較

Comparison of rated specifications of conventional TO-220SM(W) and newly developed TOGL packages for automotive power MOSFETs

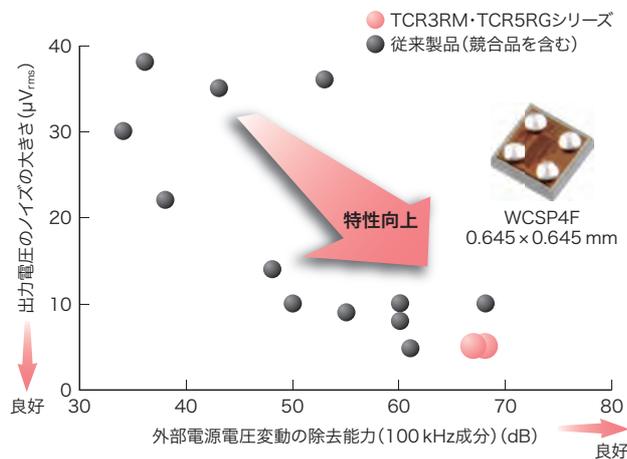


### 基板実装状態での温度サイクル試験後のはんだ接合状態

State of soldered joint of TOGL package mounted on board after 3 000 temperature cycles

東芝デバイス&ストレージ(株)

## ■ カメラ向け低ノイズ型リニアレギュレーター IC TCR3RM・TCR5RGシリーズ



### 低ノイズ性能と高い電源電圧変動除去比を備えたリニアレギュレーター IC TCR3RM・TCR5RGシリーズ

Lower noise and higher power supply ripple rejection ratio achieved by TCR3RM Series and TCR5RG Series linear regulator integrated circuits (ICs) for imaging sensors compared with conventional products

マイルドハイブリッド車に搭載される補助バッテリー用大電流スイッチやアシストモーター駆動用パワー MOSFETとして、大電流・高放熱タイプのTOGL (TO Gull Wing Leads) パッケージを開発した。

開発したパッケージは、ソースリードを7本の多ピン構造として大電流通電時のリード発熱を抑えるとともに、ソースリードを延長して直接チップに接続することで、400 Aの大電流動作を可能とした。また、厚板フレームの採用で、従来比2倍の高放熱性能も兼ね備えている。更に、大電流用途での多数個の並列接続に備え、製品間の電流アンバランス抑制のためにゲートしきい値電圧を狭小幅に抑えるとともに、高負荷環境での実装接合性確保のためにガルウイングリード形状を採用した。これらの対応で、大電流スイッチでは、機械式リレーに比べ長寿命化・小型化が期待でき、大出力化が進むアシストモーター回路では、TO-220SM(W)などの従来品に対し容易な並列設計や部品数削減が可能となる。

今後は、量産化を進めると同時に、バリエーション展開やセンシング機能内蔵品の追加なども検討していく。

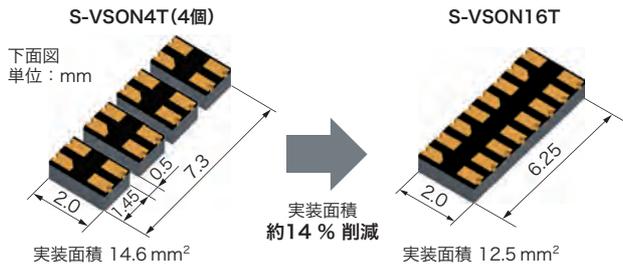
近年、カメラ機能を持つIoT (Internet of Things) 機器や多眼カメラ搭載のスマートフォンの広がりを背景に、カメラモジュールの需要が増加している。撮像デバイスであるイメージセンサーは、電源ノイズに特に敏感なので、低ノイズで、電池駆動で長時間動作し、かつ大電流をセンサーへ供給できるリニアレギュレーターの需要が高まっている。

TCR3RM・TCR5RGシリーズは、業界最高クラス(注)の低ノイズ性能と高い電源電圧変動除去比を持ち、イメージセンサーの特性を最大限に引き出して高精細な画質を実現する。また、負荷に応じて動作形態を自動的に切り替える回路を搭載し、トロードオフ関係にある低消費電流特性と瞬時大電流供給能力の両立を実現した。更に、TCR5RGシリーズは、出力電流定格を500 mAまで拡大しながらも、業界最小クラス(注)のWCSP4Fパッケージの採用で機器の小型化・薄型化に貢献する。

(注) 2020年10月現在、リニアレギュレーター IC 製品において、当社調べ。

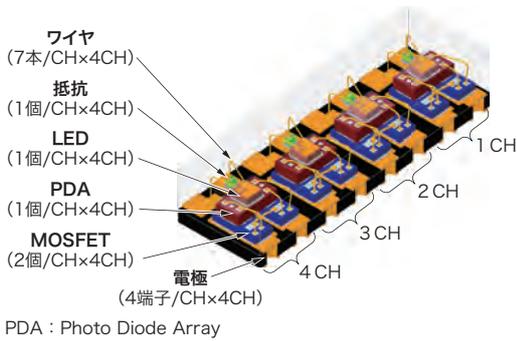
東芝デバイス&ストレージ(株)

## ■ 半導体テスター向けに最適な小型4CHフォトリレー



### S-VSON4T(4個)とS-VSON16Tパッケージのフォトリレーを実装する際の面積比較

Comparison of photorelay mounting area when using four S-VSON4T packages and S-VSON16T package



### S-VSON16Tパッケージの内部構造

Internal structure of S-VSON16T package

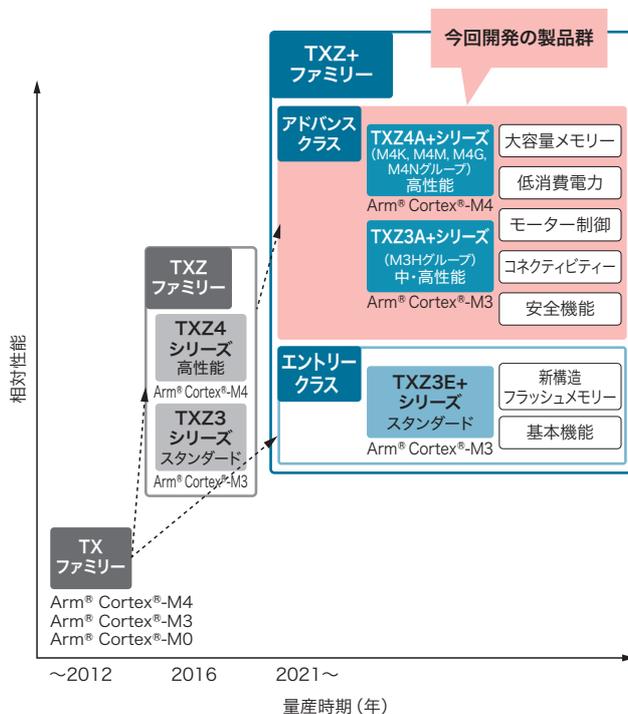
半導体テスターは、測定ラインや電源ラインの切り替えのために、1枚の基板上に数百～数千個のフォトリレーが搭載されている。同時測定数の増加などで搭載数は増加傾向にあり、フォトリレーの小型化が必須である。このため、従来構造とは異なるチップ積層技術で、既存の小型パッケージUSOP (Ultra Small Outline Package) に対し、実装面積を60%削減できるS-VSON (Very Small Outline Non-Leaded) 4Tパッケージを製品化している。

今回、更なる小型化のため、4CH (チャンネル) を集約し、LED (発光ダイオード) 電流制限抵抗も内蔵したS-VSON16Tパッケージの小型4チャンネルフォトリレー TLP3407SRA4/3412SRHA4/3475SRHA4/3406SRH4を開発した。フォトリレー間のデッドスペースの削減で、S-VSON4Tパッケージに対し実装面積を約14%削減し、基板上的LED電流制限抵抗も不要にして、トータルで約36%の省スペース化が可能となった。また、高温環境のテストシステム用に、TLP3407SRA4/3412SRHA4/3475SRHA4の動作温度は125℃まで対応可能とした。

関係論文: 東芝レビュー, 2020, 75, 6, p.31-34.

東芝デバイス&ストレージ (株)

## ■ マイコン新シリーズ TXZ+ファミリー



### TXZ+ファミリーマイコンのロードマップ

Roadmap of TXZ+ Family motor control microcontrollers

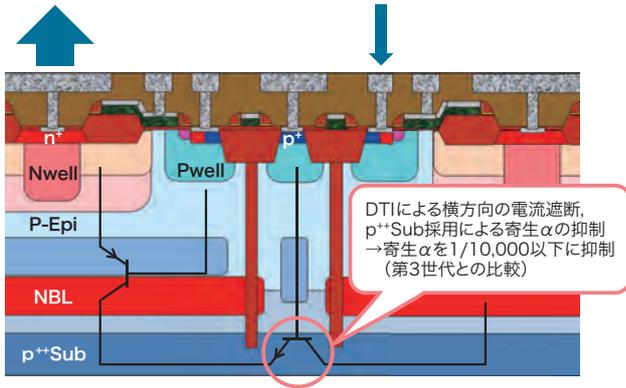
先端プロセスの採用で、最大動作周波数200MHzの実現と動作電流を従来のTXZファミリーに比べて約30%削減した、マイコン新シリーズTXZ+ファミリーを開発した。最新のマイコンポートフォリオに連動し、従来の民生・家電向けに産業機器向けモーター制御用MCU (Micro Controller Unit) も加え、以下のラインアップ展開を可能にした。

- (1) M4K, M4Mグループ モーター制御に必要な機能 (進化したベクトルエンジン, 高精度アナログ回路など) を取り込んだモーター制御MCU
- (2) M4G, M4Nグループ 高速データ処理 (12ビットADC (アナログデジタル変換器)), 大容量メモリ, 豊富な周辺機能 (モーター制御回路, タイマー, シリアルチャネルなど) を搭載したMCU
- (3) M3Hグループ 低消費電力・高性能 (大容量のフラッシュメモリ, モーター制御回路, デジタルLCD (液晶ディスプレイ) ドライバーなどを内蔵) なスタンダードMCU

それぞれ、2021年度の量産に向け評価中で、今後も更なる大容量化, 高速化のラインアップを増やし, 拡充を図っていく。

東芝デバイス&ストレージ (株)

## 第4世代アナログICプロセス



Nwell : n型ウェル  
 Pwell : p型ウェル  
 P-Epi : p型エピタキシャル層  
 NBL : n型埋め込み層  
 p+Sub : 不純物濃度がp+よりも更に高いp型半導体基板

### 第4世代アナログパワー ICの断面構造

Cross-sectional structure of fourth-generation analog power IC

アナログパワー ICでは、高電圧・大電流の製品ラインアップ拡大の要求が高まり、競争力向上を目的に、低コストなプロセス開発が必須となっている。

今回開発したBiCD<sup>(注1)</sup>-0.13G4プロセスは、フィールドプレート<sup>(注2)</sup>にLOCOS (Local Oxidation of Silicon)を採用した電流経路の平滑化、素子分離にDTI (Deep Trench Isolation)を採用した横方向の電流遮断、及び高濃度基板を採用した隣接素子との寄生動作の抑制を実現した。電流能力指標であるオン抵抗は、第3世代から約40%低減し、また、寄生 $\alpha$ <sup>(注3)</sup>を1/10,000以下まで抑制した。

このプロセスの適用で、製品の素子サイズや素子間距離が縮小でき、競争力のある製品開発が可能となった。現在、2021年の量産に向け、MCD (Motor Control Driver) 製品を開発中である。

(注1) バイポーラーにCMOS (相補型MOS)、DMOS (二重拡散型MOS)を内蔵したプロセス。

(注2) 電圧集中部分 (ウィークポイント)の電圧緩和と耐圧を上げる技術 (構造)。

(注3) 寄生バイポーラトランジスターによる電流増幅率。隣接素子へ増幅電流が流れ、発熱、誤動作、破壊の原因となる。

東芝デバイス&ストレージ (株)

## 電子ビームマスク描画装置 EBM-9500PLUS/EBM-8000P



電子ビームマスク描画装置 EBM-9500PLUS/EBM-8000P  
 EBM-9500PLUS/EBM-8000P electron beam mask writer

電子ビームマスク描画装置は、半導体デバイスの作成に欠かせないリソグラフィプロセスで用いるフォトマスクを、高精度に描画する装置である。

EBM-9500PLUSは、競合他社が追従できない高輝度化 (1,200 A/cm<sup>2</sup>)の実現による描画時間の短縮と、描画時の熱によるレジストの感度変化や電子ビームによる帯電効果などをリアルタイムに補正する新開発の技術で、パターン寸法精度1.3 nm (3 $\sigma$ )、位置精度1.8 nm (3 $\sigma$ )を達成し、7 nm+世代の量産及び5 nm世代の開発に使用されている。

EBM-8000Pシリーズは、顧客の強い要望に応じて、製造中止となったEBM-6000及びEBM-8000を復刻させたモデルである。45 ~ 20 nm世代に対応するEBM-8000P/Mと16 ~ 14 nm世代に対応するEBM-8000P/Hがあり、どちらもEBM-8000の電子光学系を共通プラットフォーム上に搭載することで、製造リードタイムの短縮とコスト削減を実現している。また、EBM-8000P/Mは、EBM-6000と同等の精度を維持しながら描画時間を1/3に短縮している。

(株) ニューフレアテクノロジー